



CENTRO DE INVESTIGACIÓN Y DESARROLLO DE
TECNOLOGÍAS AERONÁUTICAS (CITeA)
DIRECCIÓN GENERAL DE INVESTIGACIÓN Y DESARROLLO
FUERZA AÉREA ARGENTINA



GRUPO DE SISTEMAS EN TIEMPO REAL (GSTR)
DEPARTAMENTO DE TELECOMUNICACIONES
FACULTAD DE INGENIERÍA
UNIVERSIDAD NACIONAL DE RÍO CUARTO

CONVOCATORIA BECAS PIDDEF

El Centro de Investigación y Desarrollo de Tecnologías Aeronáuticas (CITeA) de la Fuerza Aérea Argentina y el Grupo de Sistemas de Tiempo Real (GSTR) del Departamento de Telecomunicaciones de la Facultad de Ingeniería convoca a graduados y alumnos que estén cursando el último año de las carreras de Ingeniería Electricista o Ingeniería en Telecomunicaciones, de hasta treinta y cinco (35) años de edad a la fecha de cierre del concurso, para la asignación de la Beca PIDDEF en el marco del Proyecto de Investigación y Desarrollo (PIDDEF) “**Aplicación de tecnología FPGA para el desarrollo de un Sistema Integrado de Hardware de Aviónica**” que financia el Ministerio de Defensa de la Nación Argentina a través de su Subsecretaría de Investigación Científica y Desarrollo Tecnológico (SSICyDT). El otorgamiento de becas estará destinado a estimular la realización de estudios y/o a la dedicación de una actividad científica-académica (Maestría) y tendrá una duración de 12 meses, con posibilidad de renovación por 12 meses más. El estipendio mensual de la beca, que será previamente fijado por la SSICyDT, no será remunerativo y no implicará relación laboral alguna con la Institución Beneficiaria, la Unidad Administradora, el Director del proyecto o la SSICyDT del Ministerio de Defensa. Este estipendio no contempla aportes o cargas sociales. Las becas son de dedicación exclusiva (40 horas semanales) y sólo son compatibles con un cargo docente de dedicación simple (10 horas semanales). No son compatibles con otra beca.

Descripción del Proyecto:

Actualmente los programas de actualización de aviones incluyen cada vez mayor cantidad y más complejos dispositivos electrónicos para su sistema de aviónica. Este incremento de múltiples aplicaciones de seguridad crítica lleva a un incremento de consumo de energía, peso y mayor complejidad en el desarrollo, pruebas y mantenimiento de estos tipos de sistemas.

En ese contexto, existe una línea definida de desarrollo tecnológico que apunta principalmente a la aplicación de la arquitectura de Aviónica Modular Integrada (IMA, por sus siglas en inglés, *Integrated Modular Avionics*) proveyendo la capacidad de integración de múltiples aplicaciones de seguridad crítica sobre un hardware compartido produciendo una mayor integración entre las aplicaciones, mayor adaptabilidad de los recursos disponibles y reduciendo el consumo de energía y peso.

El uso de la tecnología FPGA (por sus siglas en inglés, *Field Programmable Gate Array*) es hoy en día la tecnología de más amplio crecimiento y expansión en diversos ámbitos. El uso de FPGA en aviónica es, hoy en día, un tema de gran interés en la comunidad científica y ofrece a los ingenieros de desarrollo características de configuración y adaptabilidad no provistas por otras tecnologías para la aplicación de la arquitectura IMA.

El objetivo principal de este proyecto es el estudio y aplicación de la tecnología FPGA en el desarrollo del hardware de una Computadora de Misión de un sistema de aviónica de última generación.

La aplicación de FPGA en el hardware de una MC es un desafío de muy alto interés mundial y de aplicación en aviación civil como militar así mismo, este concepto es aplicable a nivel espacial.

La selección se realizará el día lunes 23 de Junio del 2014 a las 16:00 hs. en GSTR, Facultad de Ingeniería, con un tribunal conformado por personal del GSTR y CITeA.

Los interesados, enviar su CV a grodriguez@ing.unrc.edu.ar

Para más información dirigirse a:

Ing. Gustavo Rodríguez
Facultad de Ingeniería - Universidad Nacional de Río Cuarto
mail: grodriguez@ing.unrc.edu.ar
tel: (0358) 4676495

CITeA – Fuerza Aérea Argentina
mail: grodriguez@faa.mil.ar
tel: (0358) 4979642 int 48172 / 48157
